

FPGA gailu birkonfiguragarriak: Kontrol-sistema konplexuak implementatzeko aukera berriak

*E. Ormaetxea, E. Ibarra, J. Andreu, I. Kortabarria,
I. Martínez de Alegría eta E. Planas*

Elektronika eta Telekomunikazio Saila, Euskal Herriko Unibertsitatea
Bilboko Goi Ingeniaritza Eskola, Alameda Urquijo z/g, 48013 - Bilbo
enekoitz.ormaetxea@ehu.es

J. R. Etxebarria

Euskara Teknikoko Saila, Euskal Herriko Unibertsitatea
Bilboko Goi Ingeniaritza Eskola, Alameda Urquijo z/g, 48013 - Bilbo

Laburpena: FPGAk (Field Programmable Gate Array), hardware funtzionalitate konplexuak egikari ditzaketen gailu birkonfiguragarriak dira. Azken urteotan, izugarri garatu dira eta ASICen (Application Specific Integrated Circuit) eta prozesagailuetan oinarrituriko konponbideen abantaila garrantzitsuenak biltzen dituzte. Horrela, sistema digital oso bat implementatzeko adinako ahalmena daukate. Ondorioz, gailu horien erabilera gero eta zabalagoa da, eta DSPen (Digital Signal Processor) edo mikroprozesagailuen ordez erabiltzen ari dira aplikazio askotan. Gainera, FPGA hornitzaileek goi mailako software erremintak eskainita, erraztu egiten dute lana, beti ere teknologia horrek eskaintzen dituen abantailak aplikazio-ingurune berrietara zabaltzeko helburua dagoelarik ikusmiran. Zabalkuntza horren erakusgarri da, potentzia-bihurgailuen kontrol-sistemak implementatzeko gero eta baliabide erabiliagoak izatea. Horrekin batera, FPGA batean implementatu den Bihurgailu Matrizial (MC, Matrix Converter) baten kontrol-sistema aurkezten da.

Abstract: The FPGAs (Field Programmable Gate Arrays) are reconfigurable devices that can perform complex hardware functionalities. In the last years, they have been greatly developed, and today include the most important advantages of ASICs (Application Specific Integrated Circuits) and microprocessor-based solutions. Thus, they have capacity to implement a complete digital system. For this reason, the use of these devices is growing, and being used instead of DSPs (Digital Signal Processors) or microprocessors in many applications. In addition, FPGA manufacturers offers high level software tools to facilitate the task, always with the aim of open up the advantages of this technology to new application environments. Example of this expansion is that they are being more used to implement power converter control systems. At the same time, a control system of Matrix Converter (MC) implemented in an FPGA is presented.

1. SARRERA

Industrian erabiliko den kontrol-zirkuitu elektronikoa bat diseinatzerakoan, irizpide asko hartzen dira kontuan. Adibidez, sistemaren kostua, potentzia-kontsumoa, aplikazioaren funtzionamendua edo aukeratu den teknologia inplementatuko duen algoritmoaren beharrezko erantzuteko ahalmena [1].

Gaur egungo gailu berrien abiadura-errendimenduak eta konponbide programagarrien malgutasunak aukera asko sortu ditu industriarako kontrol-sistemen inplementazio digitalaren inguruan. Hau horrela da, bai mikroprozesagailu edo DSP software konponbideen kasuan eta bai FPGA bezalako hardware-teknologiaren kasuan ere. Azken hauek, izan duten bilakaeraren ondorioz, gero eta gehiago erabiltzen ari dira, eta egundaino ikusi ez diren aplikazio-inguruneetan aurki daitezke. Horren adibide dira harizko eta haririk gabeko telekomunikazioak, irudi- eta datu-prozesamendua, medikuntza-ekipamenduak, robotika, automozioa eta espazio-ontzien eta hegazkinen kontrol-sistemak. Gainera, gaur egun indar handia hartu duten prototipatze azkarrerako eta HIL (Hardware In the Loop) bezalako aplikazioetarako ere konponbide erakargarriak dira [2].

Joera horri jarraiki, gailu horien erabilera handituz doa egunetik egunera, baita potentzia-bihurgailuen kontrol-sistemak inplementatzean, eta DSP edo mikroprozesagailuetan oinarritutako konponbideak ordezkatzeko kasu askotan ere. Halaber, FPGA gailuen erabileraren handitze horretan, lagungarria izan da diseinu-metodologiak eta CAD (Computer-Aided Design) erremintek izan duten garapena.

Lan honetan, FPGA gailuen egitura eta ezaugarri garrantzitsuenak azalduko dira. Horrez gain, kontrol-sistemak garatzeko orduan erabiltzen den diseinu-metodologia baten adibide bat eta erabilgarri dauden erreminta batzuk aurkeztuko dira. Ondoren, potentzia-bihurgailuen kontrol-sistemak inplementatzeko erabili diren kontrol-gailuen gainbegiratu bat ematen da. Bukatzeko, gaur egun FPGAk aplikazio horietarako benetako konponbidea direla erakusteko asmoz, FPGA bat erabiliz diseinatu den potentzia-bihurgailu matritzial baten kontrol-sistema aurkeztuko da.

2. FPGAREN OINARRIAK

Azken urteotan, FPGA bezalako gailu birkonfiguragarrien erabilera oso handia izan da diseinu digitalak garatzeko garaian, batez ere, gailu horiek ASICen eta prozesagailuetan oinarritutako sistemen ezaugarriak konbinatzen dituztelako.

FPGAk bi teknologia batzearen emaitza dira: gailu logiko programagarriak eta aplikazio jakin batzuetako zirkuitu integratuak (ASIC) [3].

FPGAek *gate array* arkitektura daukate, eta ASICetan ez bezala, programagarriak dira. Logika programagarria izan aurretik, neurrira egindako zirkuitu logikoak osagai estandarrak erabiliz edo esandako ASICak erabiliz egiten ziren. Gaur egun, ordea, FPGAk ASICen aplikazioak inplementatzeko erabiltzen dira kasu askotan, garapen-kostu eta garapen-denbora txikiago eskatuta antzeko funtzionalitateak ematen baitituzte. Hala ere, FPGAek ez dituzte ASICen errendimendu- eta abiadura-ezaugarri berberak eskainiko.

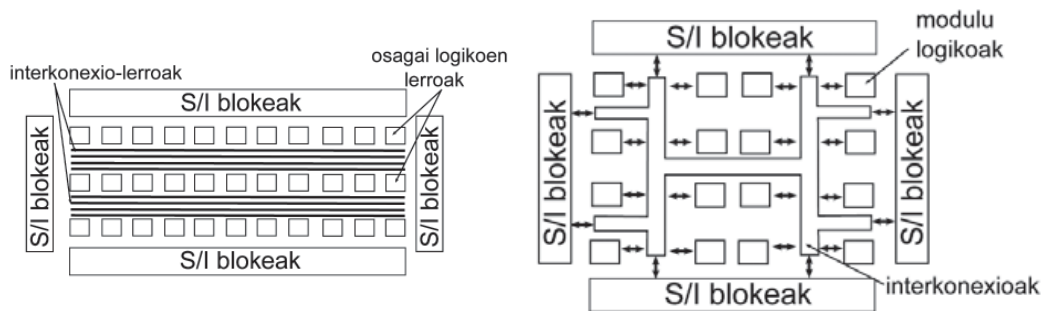
2.1. FPGAen egitura orokorra

Merkatuan dauden FPGA gehienek oinarrizko arkitektura bera izaten dute. Oinarrizko osagai modura ikus daitezkeen eta funtzionalitate desberdinak izan ditzaketen gelaxka logikoz osaturik egoten dira. Gelaxka horiek interkonexio-matrize baten eta konexio-osagaien bitartez lotzen dira, zirkuitu konplexuak eratuta. Hori horrela, erabiltzailearen diseinuak gelaxka horietako bakoitzaren funtzio logikoa zehaztuz eta interkonexio-matrizeko konexio-osagaiak era arautu batean itxiz sortzen dira.

Osagai logiko eta interkonexio programagarri horien antolaketa fabrikatzaile bakoitzaren araberakoa da. Antolaketa horren arabera, zenbait FPGA egitura bereizten dira:

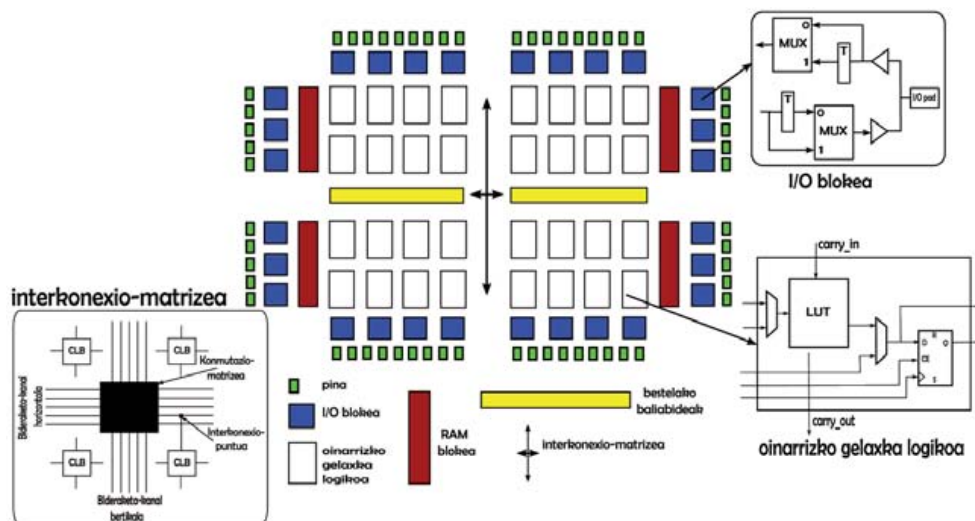
- Lerroetan oinarritutakoak (1(a). irudia): arkitektura honetan osagai logikoen lerroak eta interkonexio programagarrien lerroak txandakatzeko dira. Sarrera eta irteerako blokeak (S/I blokeak), berriz, lerroen kanpoaldean kokatzen dira.
- PLD (Programmable Logic Device) hierarkian oinarritutakoak (1(b). irudia): arkitektura hau modu hierarkikoan diseinatuta dago. Goiko mailan bloke logikoak eta interkonexioak daude. Aldi berean, bloke logiko horietako bakoitzak hainbat modulu logiko ditu. Eta modulu logiko horietako bakoitza, sekuentziazkoak edo konbinaziozkoak izan daitezkeen elementu funtzionalez osatuta dago.
- *Array* simetrikotetan oinarritutakoak: hauen arkitektura lerro eta zutabeetan antolaturik dauden osagai edo gelaxka logikoz osatuta dago. Gelaxka horien arteko loturak interkonexio-matrizean hariak edo lerroak konektatuz egiten dira.

Esan den moduan, loturak eratu behar dira FPGAen interkonexio-lerroen artean. Lotura horiek konexio-osagai desberdinak erabiliz egiten dira, eta erabiltzen den konexio-osagaiaren arabera FPGA teknologia mota bat edo beste izango da, bakoitza bere abantailekin eta desabantailekin. Jarraian, zenbait FPGA teknologia deskribatuko dira, erabiltzen diren konexio-osagaien arabera:



(a) Lerroetan oinarritutako FPGA (b) PLD hierarkian oinarritutako FPGA

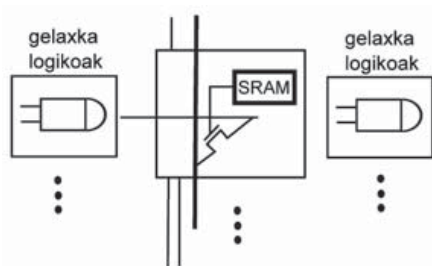
1. irudia. FPGAen zenbait egitura mota



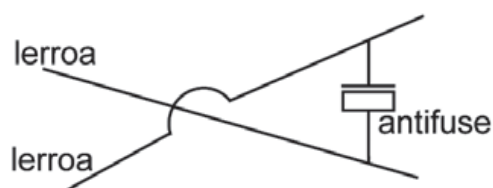
2. irudia. Array simetrikoan oinarritzen den FPGAaren arkitektura orokorra

- SRAM (Static RAM) zeluletan oinarritutako teknologia (3(a). irudia): SRAMean oinarritutako gailuetan oso abantailatsua da behin eta berriz birprogramatuak izateko duten aukera. Ordainetan beste teknologia batzuek baino silizio-gainazal gehiago hartzen dute. Gainera, FPGA horiek kanpo memoria baten beharra dute konfigurazio-programa gordezteko, ez baitute konfigurazioa mantentzen elikadura kentzean.
- Antifuseetan oinarritutako teknologia: interkonexio-lerroen artean kokatzen diren pieza dielektrikoak erabiltzen ditu teknologia honek (3(b). irudia). Bi lerroen artean konexioa egiteko dielektrikoa zirkuitulaburtu egiten da. Interkonexio-dentsitate handia eta abiadura handiak ematen dituzte. Ez-hegazkorak dira, konfigurazioa mantentzen dute. Alderantzizko ingeniarietan, bukaerako produktutik hasita jatorrizko ezaugarria lortzen da baina *antifuseak* ondo babestuta daude arrisku horretatik. Alabaina, gailu horiek behin bakarrik programa daitezke.

- EEPROM edo FLASHetan oinarritutako teknologia: konexio-zelula hauek bi modutara erabil daitezke, SRAM zelula baten kontrolagailu modura ala etengailu programagarri modura. Etengailu modura erabiliz, interkonexio eraginkorrak eta birprogramagarriak lor daitezke. Gailuak ez-hegazkorak izango dira, eta *antifuse*etan oinarritzen diren gailuek bezala, alderantzizko ingeniartzaren aurkako babes handia dute. Aldiz, EEPROM prozesua oso konplexua izaten da.



(a) SRAM zelulak



(b) Antifuse pieza dielektrikoak

3. irudia. FPGAen lerroak konektatzeko zenbait konexio-osagai mota

Xilinx fabrikatzailearen FPGA bat oinarri hartuta, 2. irudian deskribatzen dira arkitektura hori osatzen duten oinarritzko elementuak, orokorki FPGA guztietan aurki daitezkeenak:

- Gelaxka logiko konfiguragarriak (CLB, Configurable Logic Block): oinarritzko elementu logiko hauek, orokorki esanda, funtzio-sorgailuz (Look Up Table-LUT bezala inplementatuta), flip-flop batzuek eta gelaxka barruan seinaleak bideratzeko zenbait multiplexaderez osatuta egoten dira.
- Sarrera/irteerako blokeak: bloke hauek harremanetan daude sarrerako eta irteerako pinekin eta hiru egoerako bufferrak, flip-flopak eta erresistentziak izaten dituzte.
- Interkonexio-matrizea: FPGAren osagaiak konektatzeko lerro multzo zabala da. Lerro horiek lokalak eta xede orokorrekoak izan daitezke.
- RAM memoria-blokeak: hainbat memoria-funtzio inplementatzen dituzten blokeak dira. Adibidez, ataka bikoitzeko RAM memoria, ataka bakarreko RAM memoria, ROM, FIFO (First In, First Out) eta CAM (Content-Addressable Memory).
- Erlojuaren sinkronizaziorako eta banaketarako zirkuituak: zirkuitu hauek PLL (Phase Locked Loop) eta DLL (Delay Locked Loop) izenez ezagutzen dira eta baliagarriak dira erlojuak paira ditzakeen atzerapenak kentzeko, erlojua biderkatzeko edo zatitzeko, lan-denbora moldatzeko eta erlojuaren fasearen aldaketa egiteko.
- Hiru egoerako bufferrak.

Gaur egungo FPGA garatuenean, aipatu diren oinarritzko osagaiez gain, gailuari potentzial handiagoa ematen dieten beste baliabide batzuk ere gehitzen dituzte. Horren adibide dira [4] seinaleen prozesamendurako funtzionalitateak, txip barneko RAM memoriak edo banda zabaleko sarrera/irteerak, besteak beste.

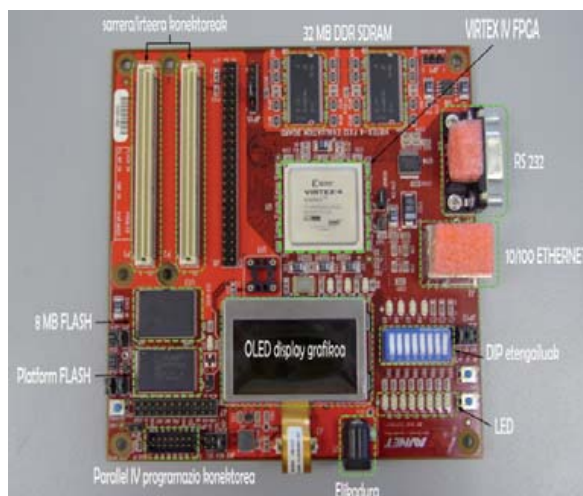
Ondoko 1. taulan, Xilinx fabrikatzailearen zenbait FPGA familia zereendatuko dira, dituzten baliabideen ideia bat emateko.

Esan beharrekoa da Xilinx-en FPGA familia gutxi batzuek barne prozesagailu edo prozesagailu-*hardcore*ak gehitzen dituztela. FPGAren logikarekin batera txertaturik dauden prozesagailu-*core* hobetuak dira, hala da, 450 MHz-ra 680 MIPS-eko (Millions of Instructions Per Second) errendimendua ematen duen *PowerPCTM* 405 prozesagailua. Horri esker, FPGAk prozesagailuetan oinarritutako sistema batean egikaritzen den softwareak doitzeko izango lukeen gaitasun edo malgutasun bera dauka.

Kasu askotan, FPGA fabrikatzaileek ebaluaziorako edo ikerketarako txartel batzuk eskaintzen dituzte, erabiltzaileek euren diseinuak gara ditzaten. Ebaluazioko txartel horiek kontrol-aplikazio askotan erabiltzeko helburuarekin egiten dira; beraz, FPGA txipaz gain, aplikazio horiek garatzeko beharrezko diren zirkuituak eskaintzen dituzte. Ebaluazio-txartel baten adibide gisa, Virtex IV FX12 txartela aurkezten da (4. irudia), horren elementu garrantzitsuenak erakutsiz.

1. taula. Xilinx-en FPGA familia batzuen ezaugarrien bilduma

Gailua	FPGA familia	slice	flip-flop	Block RAM (36 Kb)	PowerPC	DSP slice
XC4VLX200	Virtex-IV LX	89,088	178,176	168	-	96
XC4VSX55	Virtex-IV SX	24,576	49,152	160	-	512
XC4VFX12	Virtex-IV FX	5,472	10,944	18	1	32
XC4VFX140	Virtex-IV FX	63,168	126,336	276	2	192
XC5VLX330T	Virtex-V LX	51,840	207,360	324	-	192
XC5VSX240T	Virtex-V SX	37,440	149,760	516	-	1,056
XC5VFX200T	Virtex-V FX	30,720	122,880	456	2	384
XC5VTX240T	Virtex-V TX	37,440	149,760	324	-	96
XC6VLX760	Virtex-VI LX	118,560	948,480	720	-	864
XC6VSX475T	Virtex-VI SX	74,400	595,200	1,064	-	2,016
XC6VHX565T	Virtex-VI HX	88,560	708,480	912	-	864
XC3S5000	Spartan 3	33,280	66,560	52	-	104
XC6SLX150T	Spartan 6	23,038	184,304	134	-	180



4. irudia. Virtex-IV FX12 ebaluazio-txartela

2.2. FPGAen sailkapena

Ezaugarri asko aztertzen dira sistema bat inplementatzeko erabiliko den FPGA familia hautatu behar denean. Hautaketa hori beharrezko konbinazio-logikaren, logika sekuentzialaren, memoria kantitatearen, gailuaren barne seinaleen hedapen-denboren eta pin kopuruaren arabera izango da, besteak beste.

FPGAk hainbat modutan sailka daitezke, begiratzen diren ezaugarrien arabera. Esate baterako, fabrikatzailearen arabera, topa daitezke ACTEL, Atmel, Lattice, Clear Logic, Altera edo Xilinx-en FPGAk. Azken biak dira FPGA gailuen fabrikazioan lidergoan dauden bi fabrikatzaile nagusiak. Fabrikatzaile guztiek FPGA-serie edo familia batzuk eskaintzen dituzte, eta bakoitza bereziki diseinatuta egoten da aplikazio-ingurune jakin baterako.

Aurreko atalean esan den moduan, hainbat konexio-osagai erabiltzen dira FPGAen interkonexio-lerroen loturak egiteko. Konexio-osagai horiek FPGAaren programazio-memoriaren teknologia mota zehazten dute. Beraz, teknologia horren arabera, ondoko eran sailkatzen dira:

- Memoria hegazkorrekoak: RAM memorieta oinarritzen dira. Beraz, elikadura kentzen denean, konfigurazioa galdu egiten dute. Kanpo memoria ez-hegazkor bat erabiltzen dute, abian jartzerakoan konfiguratu ahal izateko.
- Memoria ez-hegazkorrekoak: bi azpimultzo bereiz daitezke, birprogramagarriak direnak eta ez-birprogramagarriak direnak:
 - Birprogramagarriak: EPROM (Erasable-Programmable ROM) edo flash memorieta oinarritzen dira, eta ezabatu ostean berriz programa daitezke.

- Ez-birprogramagarriak: fusibleetan oinarritutakoak dira, eta behin bakarrik programa daitezke.

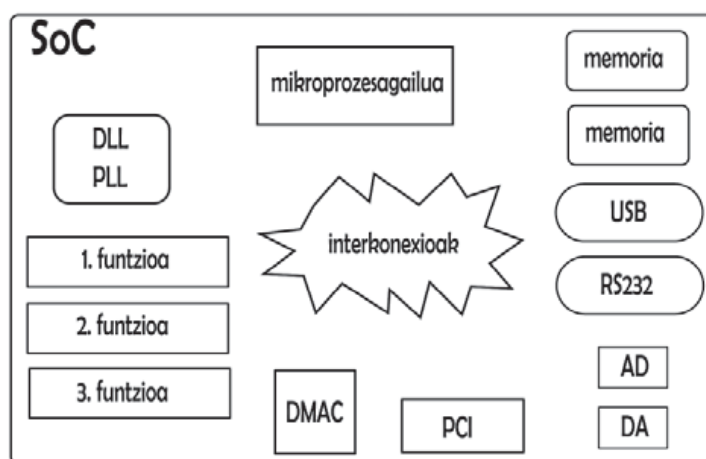
Gaur egun, zenbait teknologia konfiguragarri daude, baina, haien guztien artean, birkonfiguragarriak direnak bakarrik (Flash, EPROM, SRAM - Static RAM) dira interesgarriak. Hortaz, gailu gehienak SRAM-CMOS (Complementary Metal Oxide Semiconductor) teknologian inplementatzen dira.

2.3. FPGAen ezaugarri nagusiak

FPGA gailuen ezaugarri garrantzitsuenak zerrendatzen dira jarraian, haien erabilerak dituen aldeko eta aurkako ezaugarriak deskribatuz:

- Prozesamendu paraleloa. FPGAek eskaintzen duten ezaugarri garrantzitsuenetakoa da. Ahalmen horren bidez, eragiketak paraleloan egikaritzeko aukera dago, prozesagailu eta DSPetan ez bezala. Beraz, zeregin independente bakoitza txiparen atal dedikatu bati esleitzen zaio, eta era autonomoan egikaritzen da. Horrela, aplikazioaren errendimenduak ez du inolako eraginik jasaten beste prozesu batzuk gehitzean.
- Birkonfiguratzeko erraztasuna. Ezaugarri honi esker, FPGA teknologiak aukera ematen du malgutasuna eta prototipoak era azkarrean garatzeko, produktuak merkatura heltzeko behar duen denbora (*time-to-market* delakoa) laburtuz. Gainera, FPGA birkonfiguratzeko aukera dagoenez, berau eguneratuta eduki daiteke, aplikazioan bertan lanean ari dela ere.
- Fidagarritasuna. Prozesagailuetan oinarritutako sistemek instrukzio bakarra egikari dezakete aldi berean. Horrek arrisku bat dakar: ataza desberdinak elkarrekin traba daitezke. FPGAek, ordea, fidagarritasun handiagoa dute, exekuzio paraleloa eta ataza bakoitzaren ardura duen hardwarea dela-medio.
- FPGAek ASICen antzeko funtzionalitateak dituzten arren, ezin dituzte horien errendimenduak lortu. Izan ere, ASICak aplikazio jakinetarako bereziki sortuak izaten direnez, beste edozein gailuk baino egikaritze-abiadura eta ahalmen handiagoak, potentzia-konsumo txikiagoak eta efizientzia hobeak ematen dituzte. Alabaina, diseinuak eskala txikian egiten dituzten fabrikatzaileek ezin dute ASICen erabilera justifikatu, saltzen duten gailu kopurua oso txikia baita, eta ASICaren kostua, berriz, oso handia. Hori dela-eta, fabrikatzaile hauek ASICen ordez FPGAk erabiltzen dituzte euren aplikazioak sortzeko. Gainera, FPGA bidezko diseinua ASICa egin aurretiko urrats modura erabil daiteke.
- Mikroprozesagailuek edo ASICek bezainbesteko egikaritze-abiadurarik ez duten arren, gaur egungo FPGAek ehunka MHz-ko erloju-maiztasunetan lan egin dezakete.

- FPGAek aukera ematen dute kontrol-sistema konplexuak konfiguratzeko bai eta hardwarea era dinamikoan konfiguratzeko [5]; hau da, FPGAren barne konfigurazioa alda daiteke egikaritze-denboran. Horrela, erantzuna ematen zaie aplikazioaren aldiune bakoitzeko beharrazanei. Etor-kizun handiko teknika da eta FPGA fabrikatzaileen babesa du baina hala ere, hardwarearen birkonfigurazio dinamikoa (bai partziala eta bai osoa) oraindik oso gutxi ustiatu da industriako kontrol-sistemetan.



5. irudia. SoC orokor baten adibidea

2.4. FPGAtan oinarrituriko System on Chip (SoC)

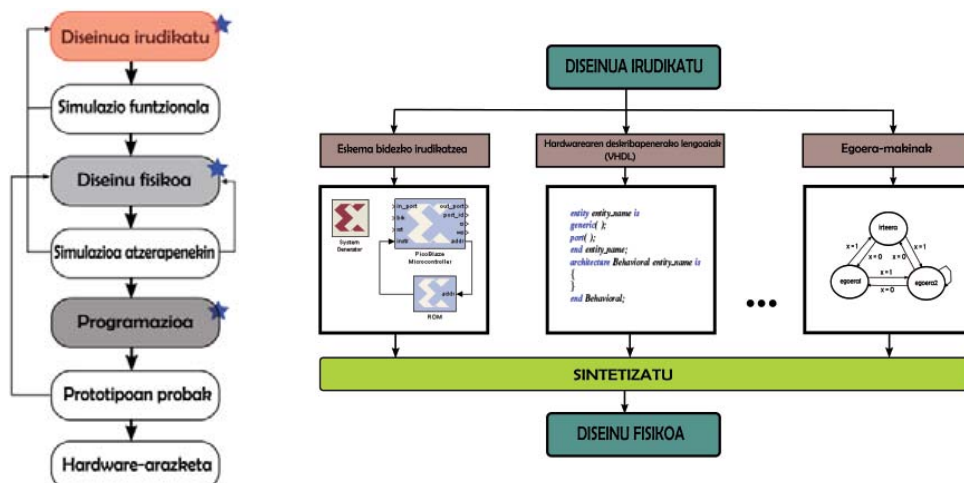
Gaur egun ASICak dira SoC zirkuituak garatzeko gailu erabilienak. Hala ere, FPGAek dituzten barne baliabideak handituz doazen heinean, benetako konponbide bilakatzen ari dira [6]. Izan ere, azken belaunaldiko FPGAek, haien transistore-dentsitate handiari esker, sistema digital oso bat zirkuitu integratu bakar batean sartzeko adinako ahalmena daukate. Horrela, SoC zirkuituak eratzen dituzte [7,8]. SoC hori sistema elektroniko oso bat da, hardware eta software bloke konplexuz osatuta (5. irudia). Horren bidez, inplementatzen den kontrolari potentzial handiagoa emateko aukera sortzen da. Gainera, FPGAetan oinarrituriko SoCen diseinua azkar hedatzen ari da merkatuan. Jarraian, hedapen hori azaltzen duten arrazoi garrantzitsuenak laburbilduko dira:

- Baliabideen erabilera eraginkorra.
- Espazioaren eta kontsumoaren gutxitze nabaria.
- Produktuaren kostuaren gutxitzea.
- Egikaritze sekuentziala eta paraleloa gauzatzeko aukera.
- Sistemaren errendimenduaren handitzea, eta abiadura handiagoan lan egiteko aukera.
- Datu-emari handia lortzeko ahalmena.

2.5. FPGA bidezko diseinu-metodologia

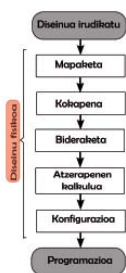
FPGAen bitartez edozein diseinu garatzerakoan, oinarritzko zenbait pauso eman behar dira. Ondoren, diseinu-metodologia orokor bat aurkezten da (6(a). irudia):

1. Diseinua irudikatu: diseinu-programari zer zirkuitu sortu nahi den adieraztea. Horretarako, diseinuaren osagaiak deskribatzen dira; bestela, taulak, programak edo egoera-makinak erabiliz (6(b). irudia), diseinuaren portaera deskribatzen da. Horren adibide dira XSG (Xilinx System Generator) erreminta bitartez irudikatutako diseinuak, edo/eta hardwarearen deskribapenerako lengoaiak erabiliz, ordenagailu-programa baten antzerako testu bidezko diseinuak. Azken horretarako, VHDL (Very high speed integrated circuits HDL) [9,10] eta Verilog [11] lengoaiak dira erabilienak.
2. Simulazio funtzionala: ideiek eta lehen diseinuek funtzionatzen duten probatu.
3. Diseinu fisikoa: diseinuaren deskripzioa iterazio-prozesu baten bitartez fintzen da, ate logikoak, flip-flopak eta aurredefinituriko elementuak dituen deskripzio berri bat lortu arte (sintesi-prozesua). Sintetizatutako zirkuitu horrek hasierako zehaztapenak betetzen jarraitzen badu, diseinu fisikoaren fasean sartuko da. Fase horretan (hau da, sintesiak ematen dituen atek eta zirkuituak kokatzeko garai horretan), esaten da txiparen pinak nora esleitu nahi diren, denbora murrizketa zorrotzik ote dagoen edo bestelako baldintzarik bete behar den. Horrela, ez dira gaingitzen gailuren muga fisikoak (erloju frekuentzia, barneko baliabide logikoak, memoria erabilgarria, etab.). Diseinu fisikoari dagozkion pausoak (7(a). irudia) ondoko hauek dira:



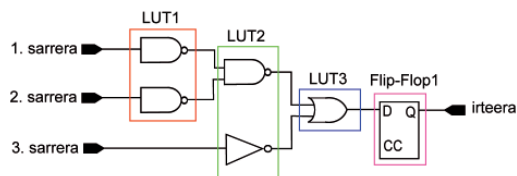
(a) Diseinu-fluxu orokorra (b) Diseinu bat irudikatzeko modu desberdinak

6. irudia. FPGA baten diseinu-metodologia orokorra eta diseinua irudikatzeko moduak

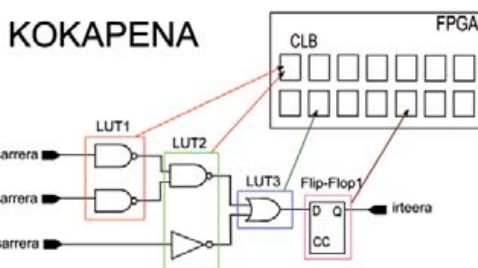


(a) Diseinu fisikoaren fluxua

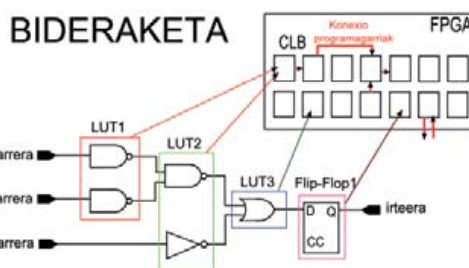
MAPAKETA



(b) Sinbolo logikoen mapaketa FPGAan



(c) Sorturiko gelaxka logikoak FPGAko gelaxketan kokatzea



(d) CLBen arteko konexioak egin

7. irudia. Diseinu fisikoaren pausoak

- Mapaketa (Mapping) (7(b). irudia): sintesian sorturiko sinbolo logikoak FPGAek dituzten osagai fisikoetan taldekatzea edo banatzea.
- Kokapena (Placement) (7(c). irudia): sortu diren gelaxka logikoak eskuragarri dauden gelaxketan kokatzea. Kokatze hori hurbiltasun-irizpideak kontuan hartuta egiten da, zirkuituko barne seinaleen hedatze-denborak laburtzeko helburuarekin.
- Bideraketa (Routing) (7(d). irudia): bertan zehazten dira konexio lokalak (ondo ondokoak), distantzia handikoak (bus- eta matrize-konexioak) eta orokorrak (erlojuak, reset seinaleak, etab.).
- Atzerapenen kalkulua: simulazio zehatzagoak egiteko, erabili diren ateen eta dituzten kargen eta interkonexioen araberako hedapen-denboren estimazioa.
- Konfigurazioa: diseinu fisikoaren pausoak bete eta gero, hau da, gelaxka logikoak kokatu eta bideratu eta gero, FPGAren konfigurazio-fitxategia sortzen da: *bitstream* delakoa.

4. Simulazioa atzerapenekin: seinaleen atzerapenak jakinda, frogatzen da zirkuituak nahi den abiaduran eta hasierako ideiak betez lan egiten duen.

5. Programazioa: FPGAren konfigurazio-informazioa FPGAan programatzea da. FPGAek konfigurazioko SRAM memorian bitstreama kargatzeko modu batzuk dituzte [12]. Esate baterako, serie-konfi-

gurazioa, paralelo-konfigurazioa eta Boundary-Scan konfigurazioa (JTAG, Joint Test Action Group).

6. Prototipoan probak: zirkuitu erreala funtzionamendu-ingurune errealean probatzen da.
7. Hardware-arazketa: egon daitezkeen arazoaren eragileak aurkitu eta zuzendu.

2.6. FPGAekin lan egiteko software-erremintak

Gaur egun software-erreminten euskarria edukitzen da sistema konplexuak garatzean. Konplexutasun horri aurre egitea ezinezkoa litzateke diseinu prozesuan, simulazio-prozesuan, sintesi-prozesuan eta hardwarearen konfigurazio prozesuan laguntza ematen duten software-inguruneak izan ezean. FPGA fabrikatzaileek euren produktuekin bakarrik erabil daitezkeen programa edo software-erreminta batzuk eskaintzen dituzte, diseinatzaileek euren diseinuak gara ditzaten. Erreminta horien bidez, erabiltzaileek sorturiko kodeak era automatikoki finkatzen eta bideratzen dira txipean zehar. Halaber, badituzte funtzio konplexuak dituzten liburutegiak, non abiaduran eta espazioan optimizaturik dauden oinarritzko zirkuituen bildumak topa daitezkeen. Horrela, diseinu prozesua erraztu eta azkartu egiten da.

Erreminta horien adibide gisa, Xilinx fabrikatzaileak euren FPGA gailuekin diseinuak garatzeko eskaintzen dituen zenbait software-ingurune aipatuko dira: hardwarearen diseinuaren sintesirako, kokapenerako eta bideraketarako ISE erreminta (Integrated Software Environment), FPGAren barne prozesagailua duten sistemak inplementatzeko IP *core*en (Intellectual Property) eta bestelako tresnen bilduma duen EDK ingurunea (Embedded Development Kit) edo VHDL, Verilog eta SystemC lengoaietan deskribaturiko sistema digitalen diseinuak sortzeko, konpilatzeko, simulatzeko eta arazteko Mentor Graphics korporazioaren ModelSim programa.

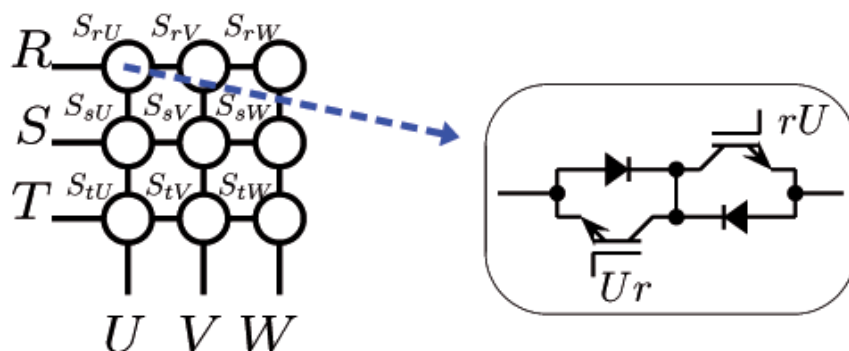
3. MCAREN KONTROL-ZIRKUITUA FPGAN OINARRITUTAKO SoC BATEAN

FPGAk aplikazio-ingurune berrietara zabaltzen ari dira, eta orain arte erabili izan diren gailuen ordean erabiltzen ari dira kasu askotan. Potentzia-bihurgailuen kontrol-sistemak inplementatzeko erabili izan diren kontrol-gailuetan egondako aldaketa da aurkezten den egoera honen adibide garbia.

Potentzia-bihurgailuak energia elektrikoaren kontrola eta bihurtzea egiten dituzten potentzia-sistemak dira, eta azken urteotan nabarmen garatu dira. MC (8. irudia) [13] potentzia-bihurgailua horren adibide argia da. Etorkez handiko bihurgailua eta potentzia-elektronikoaren garapenean lagundu lezakeen arren, oraindik ez da merkatuan finkatu, izan ere, modu-

lazio eta konmutazio teknika konplexuak, karga konputazional handia eta mardultasun baxua baititu.

Bihurgailu hori 3×3 motako matrize-egitura antolatuta dauden etengailu bidirekzional kontrolatuez osatuta dago, eta etengailu bidirekzionalak une oro duten egoera (aktibatuta edo desaktibatuta) zehaztean dago beraren kontrolaren gakoa. Kontrol hori modulazio-algoritmo egoki bat erabiliz lortzen da. Gaur egun, Space Vector Modulation (SVM) algoritmoa [14,15] da MCa kontrolatzeko gehien erabiltzen den modulazio teknika, eta horren aldaera den DS SVM teknika ere [14]. DS SVM teknikak aktibatuta eta desaktibatuta dauden MCko etengailuen (9(a). irudia) sekuentzia bat aplikatzen du modulazio-periodo bakoitzean (9(b). irudia). Modulazio horrek konplexutasuna eta karga konputazional handia ditu ezaugarri gisa, eta hainbat eragiketa aritmetiko eta trigonometriko egin behar ditu modulazio-periodo bakoitzean.



8. irudia. MC trifasikoaren eskema eta etengailu bidirekzionalaren egitura

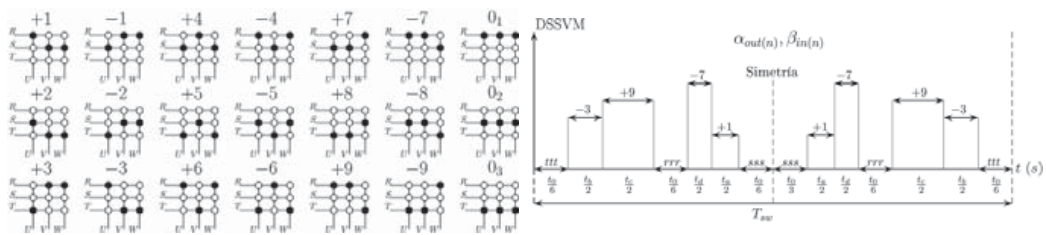
Bestalde, modulazio teknikak zehazten dituen etengailu bidirekzionalen trantsizio edo konmutazioak pauso anitzetan eta era azkar eta seguruan egin behar dira. Trantsizio hauek lau pausotan egiten dira MCetan (konmutazio erdileuna) (10. irudia).

Halaber, MCak ez du sendotasun handirik erakusten. Beraz, beharrezkoa da MCen babes maila handitzea software/hardware estrategia egokiak gehituz.

MCaren kontrol- eta babes-beharrak ikusita, garbi geratzen da bihurgailu horren kontrol-sistemaren konplexutasun maila. Beraz, zirkuitu integratu boteretsu bat erabili behar da kontrol-sistema hori inplementatzeko. Potentzia-bihurgailuen kontrol digitalaren aurrekari gehienetan mikroprozesagailuak erabili dira bihurgailu horien kontrol-algoritmoak inplementatzeko gailu modura, DSPak [16-25] batez ere. Aldiz, FPGA moduko gailu birkonfiguragarriak oso gutxi erabili dira aplikazio mota horietan eta, normalean, DSPen osagarri bezala erabili dira, bigarren mailako lanak eginez.

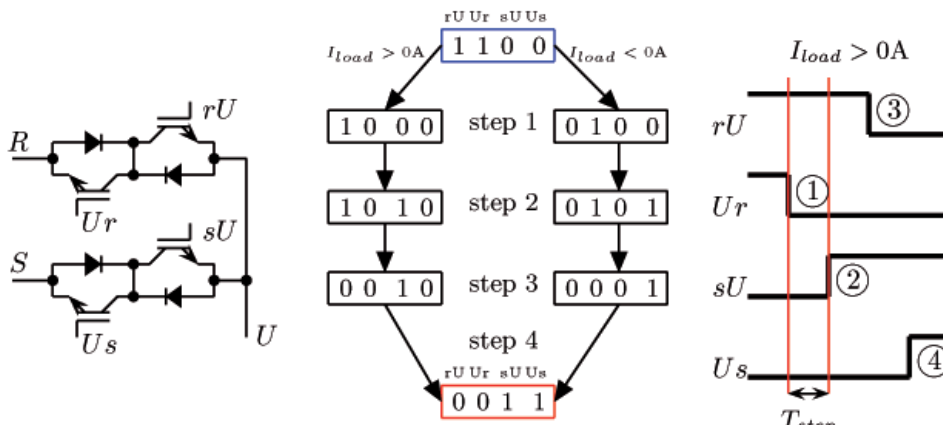
Adibidez, etengailuen konmutazioarekin harremana duten lanak egiteko bakarrik erabili dira [17,19,22,24-29].

Beraz, egoera horrek garbi erakusten du FPGAek eskaintzen duten potentziala ez dela guztiz ustiatu [30]. Izan ere, FPGAek izan duten garapenari esker, era eraginkor batean erantzun diezaiekete bihurgailuen beharrian horiei. Horrela, FPGAk DSPen ordeztartzen dira, bihurgailuen kontrol-sistemak inplementatzeko kontrol-gailu gisa.



(a) Kommutazio-egoera posibleak (b) DS SVM patroia baten adibidea

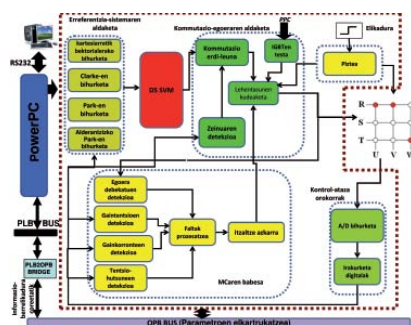
9. irudia. Kommutazio-egoera posibleek eta DS SVM modulazio-algoritmoak zehazten duen kommutazio-sekuentzia



10. irudia. Irteerako korronteen zeinuetan oinarritzen den kommutazio erdi-leunaren teknika

Esandako beharrian horiei erantzuna emateko eta FPGAk kontrol-sistema konplexuak inplementatzeko gai direla erakusteko helburuarekin, prozesatze-ahalmen anitzeko sistema digital bat garatu (11(a). irudia) eta gailu bakar batean integratu da, kasu honetan FPGA batean. Proposatzen den sistema horrek, MCaren kontrol-begizta ixteko beharrezko diren bloke guztiak biltzen ditu. Kontrol-sistemaren funtzioen hurrengo hardware/software banaketa egin da kontrol-arkitektura osatzeko:

- Hardware-blokeak edo *coreak*: hardware deskribapenerako lengoaiak erabiliz (VHDL adibidez) deskribatzen dira. Bloke horiek, karga konputazional handia duten eta abiadura handian erantzun behar duten funtzionalitateak implementatzeko erabiltzen dira. Ondoren, kontrol-sistema osatzeko garatu diren *core* garrantzitsuenak (11(a). irudia) aurkezten dira era labur batean:
 - DS SVM *corea*: hardware-bloke guztien artetik, DS SVM algoritmoa implementatzen duenak ditu konplexutasun maila eta karga konputazional handienak. Horren adibide da behar dituen eragiketa aritmetiko eta trigonometrikoen kantitatea (34 batuketa/kenketa, 27 biderketa, zatiketa bat, 2 erro karratu eta 6 kosinu/arku tangente).
 - Bihurgailuaren etengailuen konmutazio-egoeraren aldaketarako *coreak*: bloke hauek lau pausoko sekuentzia implementatzen dute bihurgailuaren irteerako korronteen zeinuetan oinarrituta etengailu batetik besterako aldaketak egiteko.
 - MCaren babeserako *coreak*: MCaren mardultasuna handitzeko eta babes egokiagoa lortzeko babes-blokeak dira.
- Softwarearen edo barne prozesagailuaren funtzioak: FPGAn barne prozesagailu horrek (PowerPC prozesagailuak) egikaritze-abiadura handirik behar ez duten funtzioak implementatuko ditu. Adibidez, funtzio nagusiak, kontsignen kalkuluak, kudeaketa-funtzioak eta balio gehigarria ematen duten funtzioak.



(a) MCaren kontrolerako FPGAn inplementatu diren *coreen* bloke-diagrama (b) 7,5 kW-ko MCaren prototipoa

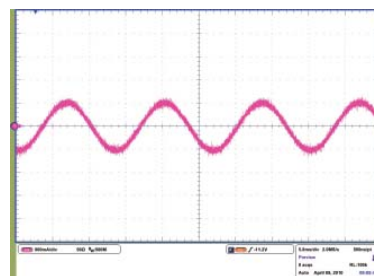
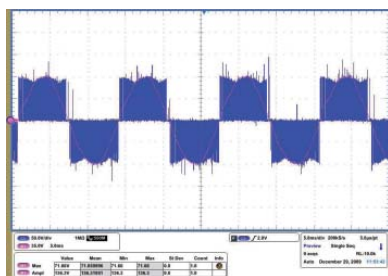
11. irudia. FPGAn inplementatu den MCaren kontrol-sistema

4. MCAREN PROTOTIPOAN LORTURIKO EMAITZA ESPERIMENTALAK

Garaturiko hardware-blokeen eta, azken batean, kontrol-sistema osoaren funtzionamendua egokia den jakiteko, zenbait froga egin dira 7,5 kW-ko

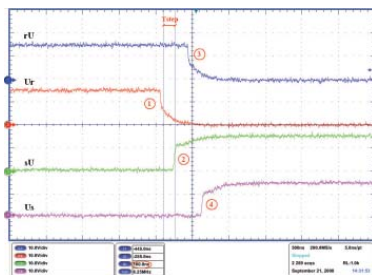
MC prototipoan (11(b). irudia). Froga horien bidez lortu diren zenbait emaitza erakusten dira 12. irudian. Alde batetik, baditugu irteerako tentsio modulatu eta behe maiztasuneko osagaia (12(a). irudia) eta irteerako fase bateko korronea (12(b). irudia). Bestetik, etengailu bidirekzional batetik besterako aldaketari dagokion lau pausoko sekuentzia azaltzen da (12(c). irudia). Azkenik, bihurgailu batean ager daitezkeen zenbait perturbazioen detekzioa erakusten da (12(d). irudia).

Garatu den kontrol-sistema Xilinx-en xc4vfx12-10ff668 FPGA batean inplementatu da, eta guztira 10.664 flip-flop, 14.421 LUT, 2 BRAM eta 21 DSP48 behar izan dira.

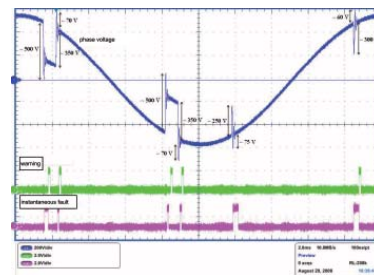


(a) MCaren irteerako tentsio modulatu (bi faseren artean) eta behe maiztasuneko osagaia

(b) MCaren irteerako fase bateko korronea



(c) Lau pausoko sekuentzia baten aplikazioa



(d) MCan ager daitezkeen perturbazioen detekzioa

12. irudia. Prototipoan lorturiko zenbait emaitza experimental

5. ONDORIOAK

Azken urteotan, FPGAen erabilera izugarri hazi da, eta gaur egun hainbat aplikazio-inguruetan aurki daitezke. Gainera, FPGAen baliabideetan eta garapen-erremintetan egon diren aurrerapausoek, soluzio digital konplexuak arin diseinatzeko aukera ematen dute. FPGAen erabileraren arrakasta ikusita, gailu horien aurkezpena egin da, ezaugarri orokorrak laburbilduz eta kontrol-sistema baten diseinuarekin harremana duten ikuspegi desberdinak deskribatuz.

Ondoren, kontuan hartu da potentzia-bihurgailuen kontrol-sistemak inplementatzeko garaian FPGAk gero eta erabiliagoak direla, eta garatu den MC baten kontrol-sistema aurkeztu da. FPGA bidezko inplementazioaren bitartez, kontrol-erantzun azkarra lortzen da, eta nabarmen hobetzen da MCaren mardultasuna. Beraz, garbi geratu da FPGA gailuak egokiak direla kontrol-sistema konplexuak inplementatzeko.

6. ESKERRAK

Lan hau Hezkuntza eta Zientzia Ministerioak, ENE 2007-67033-C03-02 ikerkuntza proiektuaren barruan, Eusko Jaurlaritzak, S-PE09UN08 ikerkuntza proiektuaren barruan, eta Euskal Herriko Unibertsitateak finantzatu dute.

BIBLIOGRAFIA

- [1] E. MONMASSON and M.N. CIRSTEIA. «Fpga design methodology for industrial control systems - a review». *IEEE Transactions on Industrial Electronics*, 54(4):182 –1842, August 2007.
- [2] M. BAESLER and T. TEUFEL. *Fpga implementation of a decimal floating-point accurate scalar product unit with a parallel fixed-point multiplier*. Pages 6-11, Piscataway, NJ, USA, 2009.
- [3] FAA-JENG LIN, LI-TAO TENG, CHENG-YAN CHEN, and CHIH-KAI CHANG. «Robust rbf control for linear induction motor drive using fpga». *IEEE Transactions on Power Electronics*, 23(4):2170 – 2180, 2008.
- [4] XILINX. *Virtex-4 multi-platform FPGA*. [http : //www.xilinx.com/products/siliconsolutions/fpgas/virtex/virtex4/index.htm](http://www.xilinx.com/products/siliconsolutions/fpgas/virtex/virtex4/index.htm).
- [5] A. ASTARLOA, J. LAZARO, U. BIDARTE, A. ZULOAGA, and J. JIMENEZ. *Pcirex: a fast prototyping platform for tmr dynamically reconfigurable systems*. Pages 54-58, Piscataway, NJ, USA, 2009.
- [6] T. R. BEDNAR, P. H. BUFFET, R. J. DARDEN, S.W. GOULD, and P.S. ZUCHOWSKI. Issues and strategies for the physical design of system-on-a-chip asics. *IBM Journal of Research and Development*, 46(6):661 – 674, 2002.
- [7] H. CHANG *et al.* *Surviving the SOC Revolution*. Kluwer Academic Publishers, Massachusetts, USA, 1999.
- [8] R. K. GUPTA and Y. ZORIAN. «Introducing core-based system design». *IEEE Design & Test of Computers*, 14(4):15 – 25, October 1997.
- [9] D. L. PERRY. *VHDL*. 2004.
- [10] P. J. ASHENDEN. *The Designer's Guide to VHDL*. 1995.
- [11] S. PALNITKAR. *Verilog HDL, A Guide to Digital Design and Synthesis*. 1996.
- [12] XILINX CORP. *Xilinx Application Notes*, 2010.
- [13] J. ANDREU, J. M. DE DIEGO, I. MARTÍNEZ DE ALEGRÍA, I. KORTABARRIA, J. L. MARTÍN, and S. CEBALLOS. «New protection circuit for high speed

- switching and start-up of a practical matrix converter». *IEEE Transactions on Industrial Electronics*, 55(8):3100 – 3114, 2008.
- [14] D. CASADEI, G. SERRA, A. TANI, and Z. LUCA. «Matrix converter modulation strategies: A new general approach based on space-vector representation of the switch state». *IEEE Transactions on Industrial Electronics*, 49(2):370 – 381, April 2002.
- [15] L. HUBER and D. BOROJEVIC. «Space vector modulation with unity input power factor for forced commutated cycloconverters». In *Proc. of IEEE Industry Applications Society (IAS)*, volume 1, pages 1032-1041, September / October 1991.
- [16] C. KLUMPNER and F. BLAABJERG. «Modulation method for a multiple drive system based on a two stage direct power conversion topology with reduced input current ripple». In *Proc. of IEEE Power Electronic Specialists Conference (PESC)*, volume 4, pages 1483 – 1488, June 2003.
- [17] S. KWAK and H.A. TOLYAT. «An approach to fault-tolerant three-phase matrix converter drives». *IEEE Transactions on Energy Conversion*, 22(4):855-863, December 2007.
- [18] E. H. MILIANI, D. DEPERNET, and J. M. KAUFFMANN. «New control strategy and its DSP implementation for a naturally commutated matrix converter in a variable speed constant frequency generating system». In *Proc. of European Power Electronic (EPE)*, September 2005.
- [19] C. KLUMPNER, F. BLAABJERG, and P. NIELSEN. «Speeding up the maturation process of the matrix converter technology». In *Proc. of IEEE Power Electronic Specialists Conference (PESC)*, volume 2, pages 1083–1088, June 2001.
- [20] C. KLUMPNER, F. BLAABJERG, I. BOLDEA, and P. NIELSEN. «A new modulation method for matrix converters». In *Proc. of IEEE Industry Applications Society (IAS)*, volume 4, pages 2143–2150, October 2001.
- [21] B. W. AUGDAHL, H. L. HESS, AND B. K. JOHNSON. «Output protection strategies for matrix converters in distributed generation applications». *Proc. of IEEE Industry Applications Society (IAS)*, 4:2082–2089, October 2006.
- [22] F. L. LUO and Z. Y. PAN. «Sub-envelope modulation method to reduce total harmonic distortion of AC/AC matrix converters». *IEE Proceedings-Electric Power Applications*, 153(6):856-863, November 2006.
- [23] JIE CHANG, A. WANG, and T. SUN. «VF-input and high-frequency matrix converter - recent development and evaluation». *Proc. of Industrial Electronics Society Conference (IECON)*, 3:2066-2071, November 2003.
- [24] YISHENG DENG, YUPING SUN, and LIPEI HUANG. «DSP-based implementation of matrix converter». *IEEE Region 10 Conference on Computer, Communications, Control and Power Engineering*, 3:2046-2049, 2002.
- [25] R. GARCIA-GIL, J.M. ESPI, E.J. DEDE, and E. MASET. «An all-digital controlled AC/DC matrix converter with high-frequency isolation and power factor correction». *Proc. of the IEEE International Symposium on Industrial Electronics (ISIE)*, 2:1075 – 1080, May 2004.
- [26] P. WHEELER and D.A. GRANT. «Optimised input filter design and low-loss switching techniques for a practical matrix converter». In *Proc. of IEE Electrical Power Applications*, volume 144, pages 53-60, January 1997.

- [27] R. GARCIA GIL, J. M. ESPI, E. J. DEDE, and E. SANCHIS-KILDERS. «A bidirectional and isolated three-phase rectifier with soft-switching operation». *IEEE Transactions on Industrial Electronics*, 52(3):765 – 773, June 2005.
- [28] P. WHEELER, J. CLARE, L. EMPRINGHARN, M. BLAND, and M. APAP. «Gate drive level intelligence and current sensing for matrix converter current commutation». *IEEE Transactions on Industrial Electronics*, 49(2):382-389, April 2002.
- [29] S. ANGKITITRAKUL and R.W. ERICKSON. «Capacitor voltage balancing control for a modular matrix converter». *Proc. of Applied Power Electronics Conference and Exposition (APEC)*, March 2005.
- [30] R. JOOST and R. SALOMON. «Advantages of FPGA-based multiprocessor systems in industrial applications». In *Proc. of Industrial Electronics Society Conference (IECON)*, page 6 pp., November 2005.

